

DOI:10.3969/j.issn.1003-5060.2024.10.004

# 高深宽比粘接式歧管微通道换热器性能研究

马佳伟<sup>1</sup>, 叶斌<sup>1</sup>, 张忠政<sup>2</sup>, 高才<sup>1</sup>

(1. 合肥工业大学 汽车与交通工程学院, 安徽 合肥 230009; 2. 中国电子科技集团公司第十六研究所 安徽省热管理技术工程实验室, 安徽 合肥 230088)

**摘要:** 半导体和其他微尺度电子技术的迅速发展导致芯片功率密度急剧增加, 而功率的增加使电子设备的散热面临严峻挑战, 微通道换热器则可以有效解决电子设备的散热问题。文章设计了一种微通道深宽比 (aspect ratio, AR) 高达 10.5 且单个歧管微通道换热器尺寸为 13.00 mm × 12.00 mm × 0.88 mm 的粘接式歧管微通道换热器, 并从热点温度、热阻、系统压降 3 个方面评估换热器冷却模块的热工性能和水力性能。研究结果表明, 当以去离子水为工作介质且水的体积流量为 150 mL/min 时, 换热器在芯片温度为 82.1 °C、总热阻为 0.052 cm<sup>2</sup> · K/W、压降为 260 kPa 时, 散热高达 1 200 W/cm<sup>2</sup>。该研究为使用单相水来冷却高热通量的电力电子设备提供了一种新的思路。

**关键词:** 微通道换热器; 歧管结构; 粘接式; 芯片冷却; 高热流密度

**中图分类号:** TB657.5 **文献标志码:** A **文章编号:** 1003-5060(2024)10-1321-07

## Performance investigation of bonded manifold microchannel heat exchanger with high aspect ratio

MA Jiawei<sup>1</sup>, YE Bin<sup>1</sup>, ZHANG Zhongzheng<sup>2</sup>, GAO Cai<sup>1</sup>

(1. School of Automobile and Traffic Engineering, Hefei University of Technology, Hefei 230009, China; 2. Anhui Province Engineering Laboratory of Thermal Management Technology, The Sixteenth Research Institute of China Electronics Technology Group Corporation, Hefei 230088, China)

**Abstract:** The rapid development of semiconductors and other micro-scale electronic technologies has led to a dramatic increase in chip power density. The increase in power poses a severe challenge to the heat dissipation of electronic devices, and microchannel heat exchangers can effectively solve the heat dissipation problem of these devices. In this paper, a bonded manifold microchannel heat exchanger was developed with a size of 13.00 mm × 12.00 mm × 0.88 mm and an aspect ratio (AR) of microchannels of up to 10.5. The thermal and hydraulic performance of the cooling module was evaluated in terms of hot spot temperature, thermal resistance, and system pressure drop. The results show that when deionized water is used as the working medium and the water flow is 150 mL/min, the heat exchanger dissipates up to 1 200 W/cm<sup>2</sup> heat flux at a chip temperature of 82.1 °C, a total thermal resistance of 0.052 cm<sup>2</sup> · K/W and a pressure drop of 260 kPa. The present work provides a new strategy for using single-phase water to cool power electronics with high heat flux.

**Key words:** microchannel heat exchanger; manifold structure; bonded; chip cooling; high heat flux

收稿日期: 2022-12-07; 修回日期: 2023-02-02

基金项目: 国家重点研发计划资助项目 (2020YFA0709703); 安徽省高校自然科学基金重点资助项目 (KJ2021A1457)

作者简介: 马佳伟 (1997—), 男, 山西朔州人, 合肥工业大学硕士生;

高才 (1974—), 男, 安徽凤台人, 博士, 合肥工业大学教授, 博士生导师, 通信作者, E-mail: gaocai@hfut.edu.cn.

## 0 引 言

随着电子器件功能的提高和设备的小型化、集成化,集成在芯片中的晶体管数量急剧增多,热通量密度也随之不断增大,这对芯片散热提出了更高的要求<sup>[1-2]</sup>。微通道换热器具有很高的比表面积,且具有结构紧凑、冷却剂流量小等优势,因此在高热流芯片散热方面的应用越来越广泛。

微通道深宽比(aspect ratio, AR)是影响微通道换热器性能的主要因素<sup>[3]</sup>。目前大多数微通道 AR 集中在 1~10 的范围<sup>[4-11]</sup>,换热潜力有待进一步挖掘。受限于实际加工工艺,更高深宽比的微通道换热器并不常见。文献[12]表明,直接蚀刻在衬底材料上的微通道 AR 值最高可达 12,但随着 AR 的增加,其底部愈发不平整,呈现出“W”型的微沟槽。为了更好地提升微通道换热能力,提高 AR 值和加工精度是今后此类研究的主攻方向之一。

芯片与半导体衬底的集成方式可以分为嵌入式<sup>[13-15]</sup>和粘接式<sup>[3,16-17]</sup>2种。嵌入式集成是将微通道直接刻蚀在芯片底部,通过缩短散热路径以降低热阻,从而达到提高换热性能的目的,但在超薄芯片上直接刻蚀微通道存在很大难度,即使对于较厚的芯片,直接刻蚀在底部的微通道在工作过程中也会产生很大的热应力,且还会因冷却的不均匀性产生局部热点<sup>[18-19]</sup>;此外,嵌入式集成冷却方式需要对发热芯片和冷却结构进行一体化设计,对设计及加工工艺均有很高要求,限制了该种方式的大规模应用。与嵌入式不同的是,粘接式集成是利用焊料将芯片与热沉焊接在一起,这种散热方式可以更好地维持散热装置的稳定性。因此,考虑到稳定性和长期性等因素,前人普遍采用粘接式实现芯片散热,并对此做了大量的实验研究。如文献[7]采用单相流冷却方式,在体积流量为 1 000 mL/min、芯片温度为 92.9 °C 的条件下,体积热流密度达到 190 W/cm<sup>2</sup>;文献[20]在体积流量为 300 mL/min 的条件下,芯片温度高达 177 °C。因为散热路径的增加,粘接式冷却性能较差,所以芯片背部粘接冷却在实现高热流密度芯片散热方面仍有很大的优化空间。

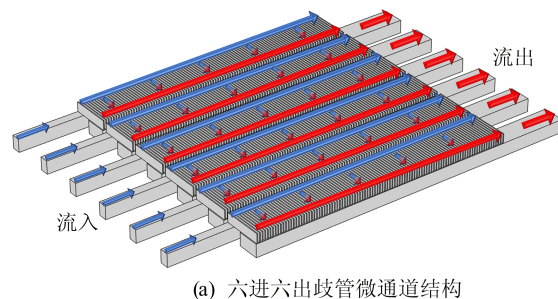
本文的工作重点是设计、制造和表征一种用于高热通量芯片冷却的粘接式歧管微通道换热器。该换热器采用六进六出的阵列结构形式,单个阵列由 1 个歧管入口、1 个歧管出口和 100 个水力直径为 37 μm 的平行微通道组成。歧管和

微通道(AR 值为 10.5)采用深反应离子刻蚀(deep reactive ion etching, DRIE)技术完成加工。为验证换热器冷却模块的多维特性,本文从热点温度、热阻、系统压降 3 个方面来评估冷却模块的热工性能和水力性能。研究为进一步提高粘接式微流体冷却性能提供了一种新思路。

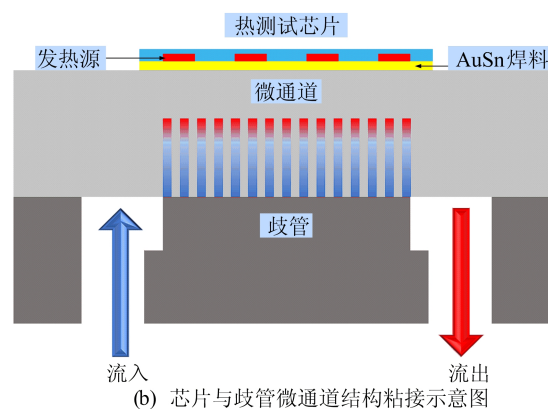
## 1 换热器冷却模块设计与加工

### 1.1 冷却模块设计

本文设计的粘接式冷却模块结构由热测试芯片(thermal test chip, TTC)、歧管微通道、印制电路板(printed circuit board, PCB)和聚甲基丙烯酸甲酯(PMMA)底座组成。芯片采用焊料焊接的方式实现与热沉的装配,其产生的热量由流经冷却模块的工质携带走。内部的微通道均匀分布在 5.96 mm×6.00 mm 范围内,工质经歧管被分配至 6 组冷却阵列中,单组冷却阵列包含 1 个入口歧管、1 个出口歧管和平行的 1 组微通道,如图 1a 所示。PCB 可以实现芯片供电和引流 2 个作用。PMMA 与 PCB 粘接,为整个散热模块输送流体。芯片与歧管微通道结构粘接示意图如图 1b 所示。



(a) 六进六出歧管微通道结构



(b) 芯片与歧管微通道结构粘接示意图

图 1 歧管微通道结构

### 1.2 热测试芯片

本文所采用的 TTC(Cetc55)是在基底为

10 mm×6 mm的金刚石上加工形成的。TTC 实际发热区域为平行排列的 4 组氮化镓晶体管,单组尺寸为 400 μm×80 μm。芯片两侧区域通过与 PCB 键合金丝的方式连接。

### 1.3 歧管微通道加工

微通道和歧管在晶圆上的加工采用 DRIE 技术。首先在硅衬底上生成氧化层作为蚀刻掩膜,然后在加工侧软焙一定厚度的正光刻胶(positive photoresist, PR),通过对 PR 层曝光实现干式刻蚀,接着采用 Bosch 工艺在硅衬底上进行深反应离子刻蚀,最后通过剥离 PR 层、移除氧化层完成晶圆加工。

歧管与微通道采用热压(thermal compression bonding, TCB)工艺键合并裁剪至指定尺寸(13.00 mm×12.00 mm×0.88 mm),成品如图 2 所示。

歧管微通道换热器测试样品的具体结构参数见表 1 所列。

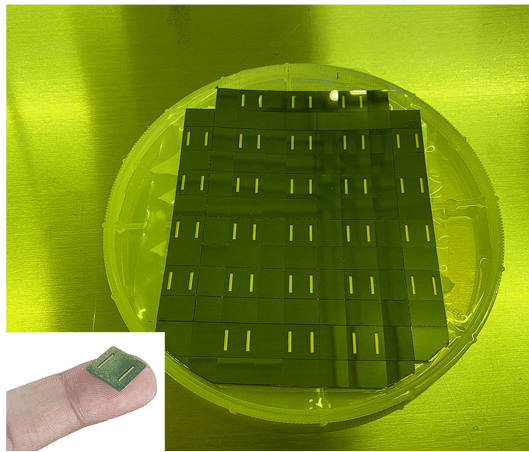


图 2 键合后的晶圆及裁剪后成品

表 1 歧管微通道散热器测试样品尺寸

参数	数值
微通道间距/μm	39.9
微通道宽度/μm	20.2
微通道深度/μm	218.4
微通道长度/μm	916.6
歧管入口宽度/μm	200
歧管出口宽度/μm	200
歧管高度/μm	500
微通道数量	600

### 1.4 系统热阻

实验过程中使用的冷却介质是液态水,传输到介质的净功率  $q_{\text{trans}}$  可以通过测量工作流体的显热变化来估计:

$$q_{\text{trans}} = q_{\text{heater}} - q_{\text{loss}} = \dot{m} \int_{T_{\text{in}}}^{T_{\text{out}}} c_p(T) dT \quad (1)$$

其中:  $q_{\text{loss}}$  为损耗功率;  $q_{\text{heater}}$  为芯片输入功率;  $c_p$  为水的比热容;  $T_{\text{in}}$ 、 $T_{\text{out}}$  为水的进出口温度;  $\dot{m}$  为工质质量流量。

总热阻  $R_{\text{total}}$  是评估歧管微通道换热性能的重要指标,可由芯片温度  $T_{\text{average}}$  及冷却剂入口温度  $T_{\text{in}}$  计算得到,即

$$R_{\text{total}} = \frac{(T_{\text{average}} - T_{\text{in}})A_{\text{heater}}}{q_{\text{trans}}} \quad (2)$$

平流热阻  $R_{\text{adv}}$ 、传导热阻  $R_{\text{cond}}$  以及对流热阻  $R_{\text{conv}}$  分别由下列公式给出:

$$R_{\text{adv}} = \frac{(T_{\text{out}} - T_{\text{in}})A_{\text{heater}}}{q_{\text{trans}}} \quad (3)$$

$$R_{\text{cond}} = \frac{(T_{\text{average}} - T_{\text{base}})A_{\text{heater}}}{q_{\text{trans}}} \quad (4)$$

$$R_{\text{conv}} = R_{\text{total}} - R_{\text{adv}} - R_{\text{cond}} \quad (5)$$

其中:  $A_{\text{heater}}$  为芯片加热面积;  $T_{\text{base}}$  为基底温度,它是通过假设芯片发热源与流体之间在垂直方向进行一维稳态热传导并且计算两者之间的热阻来确定的。

热阻模型网络图如图 3 所示。

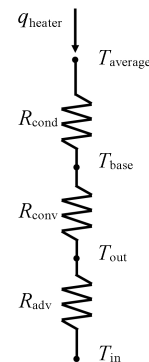


图 3 热阻模型网络图

## 2 换热器冷却系统搭建

### 2.1 冷却模块集成

冷却模块装配步骤如下:

首先,利用 AuSn 焊料将 TTC 与热沉进行热压粘合,用 770 硅酮表面处理剂清洗热沉底部及 PCB 和 PMMA 的工作面,再用双组分环氧胶粘剂 Lord 320/322 将这些工作面粘接后置于 82 °C 的恒温箱烘烤 60 min;然后,芯片与 PCB 两侧通过键合金丝的方式实现系统的电气连接;最后,将快插接头插入 PMMA 底座,实现流体连接及传感器布置。

冷却模块装配实物图如图 4 所示。

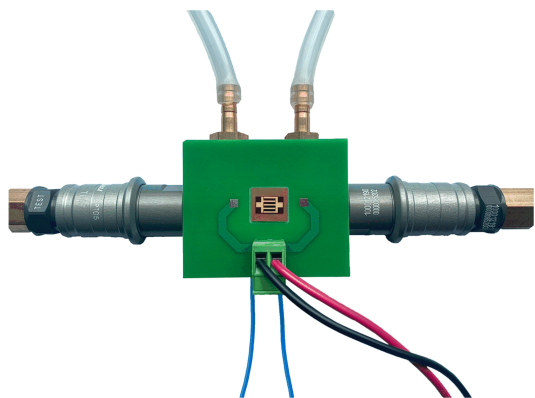


图 4 冷却模块装配实物图

## 2.2 系统循环回路

测量冷却模块热工水力性能的循环回路如图 5 所示。

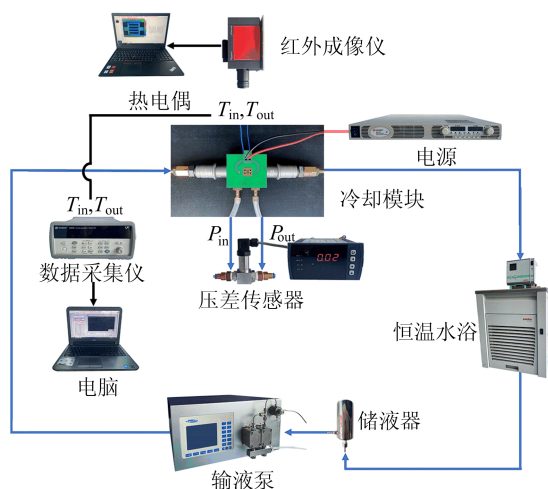


图 5 系统流动循环示意图

选用去离子水作为冷却介质。介质从储液器流出,经输液泵(S-6003, Sanotac)输送至测试模块,该输液泵可提供高达 600 mL/min 的稳定体积流量。实验中采用红外成像仪(ImageIR® 8300, InfraTec)获取芯片表面温度分布,采用 K 型热电偶和压力变送器(MIK-6100, Meacon)测量冷却液进、出口温度和压力损失,并用数据采集仪(34972A, Keysight)和压差传感器(MIK-1100, Meacon)获取读数。从冷却模块流出的工质直接进入预设温度为 20 °C 的恒温水浴槽(FP50, Julabo)。在储液器出口处及冷却模块进口处均设置 5 μm 过滤器以防流道堵塞。

## 2.3 不确定度

实验测试设备中各仪器的测量范围及测量不

确定度见表 2 所列。

表 2 各仪器的测量范围和不确定度

设备	测量范围	不确定度
压差传感器	0~10 bar	±0.02 bar
红外成像仪	0~150 °C	±0.01 °C
电源	60 V, 12.5 A	±25 mV, ±4 mA
输液泵	0~600 mL/min	±0.01 mL/min

## 3 结果与讨论

### 3.1 热力学性能

4 种体积流量(50、80、100、150 mL/min)下热点温度与 TTC 功率的关系如图 6 所示。

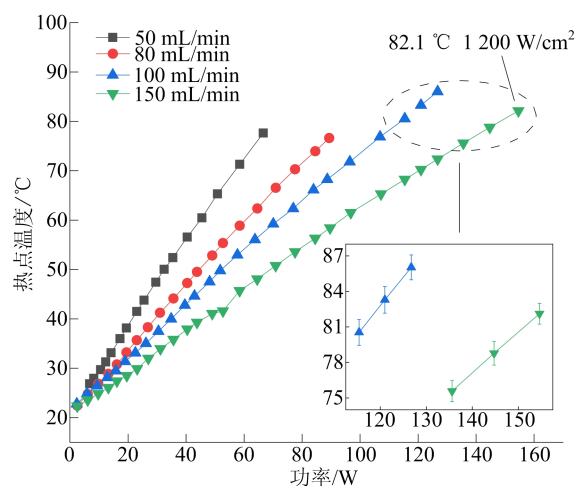


图 6 不同体积流量下热点温度随 TTC 功率变化的曲线

从图 6 可以看出,热点温度随 TTC 功率的增大呈线性增加趋势,这与文献[21]的研究结果一致。当模拟芯片发热功率较小时,4 种体积流量对应的芯片热点温度区别不明显;随着芯片发热功率的提高,增加冷却剂流量能显著降低热点温度,例如当 TTC 功率加至 60 W 时,最低和最高体积流量时的 TTC 温度相差约 30 °C;在体积流量 150 mL/min 的情况下,TTC 最大功率可增加至 154.6 W,热流密度高达 1 200 W/cm<sup>2</sup>,而热点温度仅为 82.1 °C。

不同体积流量下系统各类热阻占比如图 7 所示。从图 7 可以看出:随着体积流量的增大,系统总热阻降低,对流热阻占比减小,这是由于体积流量的增加使得单位时间内冷却介质换热量增加,提高了冷却模块内部流体换热效率;随着体积流量的增加,传导热阻占比逐渐增加,且每种体积流量下传导热阻的占比均最大,当体积流量为

140 mL/min和 150 mL/min 时,传导热阻分别占总热阻的 69%和 71%,与文献[22-23]的参考值 70%一致,但显著高于嵌入式结构传导热阻约 14%的占比<sup>[21,24]</sup>。尽管粘接式冷却模块的传热瓶颈来自于芯片底部的焊接材料,但对于目前最常采用的 AuSn 焊料,本文研发的歧管微通道冷却模块仍显示出优良的散热性能,在体积流量为 150 mL/min、芯片热流密度 1 000 W/cm<sup>2</sup> 的条件下,系统热阻仅为 0.057 cm<sup>2</sup> · K/W。

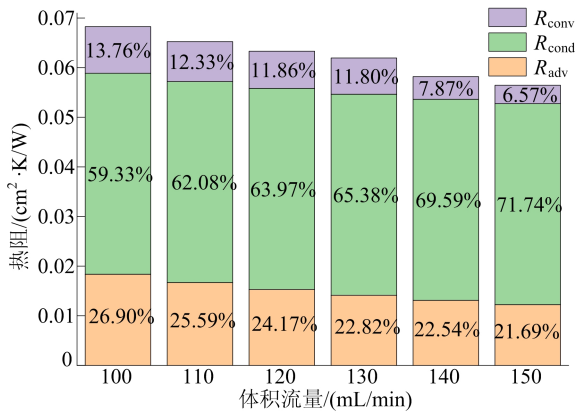


图 7 不同体积流量下系统各类热阻占比

在恒定体积流量 150 mL/min 的条件下,芯片热流密度从 200 W/cm<sup>2</sup> 增至 1 200 W/cm<sup>2</sup> 时系统各类热阻占比如图 8 所示。

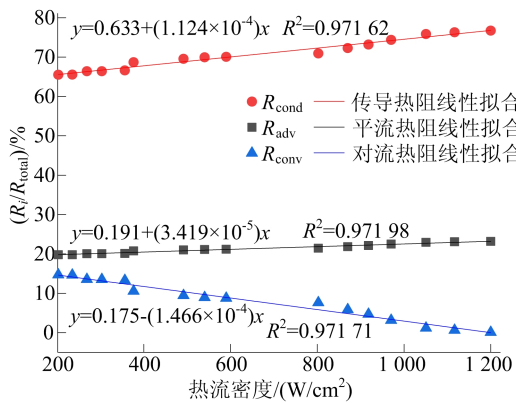


图 8 不同热流密度下系统各类热阻占比

从图 8 可以看出,随着热流密度的增加,传导热阻、平流热阻和对流热阻基本呈线性变化趋势。热流密度的增加导致系统总热阻降低,但因为传导热阻不变,所以其在总热阻中占比增加,而且占比最大。由此可知,当采用粘接式换热器冷却 TTC 时,其产生的热量大多以热传导的方式耗散。这一事实突显出在用粘接式模块冷却高功率芯片时,采用更高导热系数的材料以降低传导热

阻的必要性。

与传导热阻变化趋势相反,对流热阻在总热阻中的占比随着热流密度的增加逐渐降低,这是由于单位质量工质的换热能力随热流密度的增加而增强,从而导致对流热阻及其在总热阻中的占比均降低。

由式(2)、式(3)可知,当流体入口温度恒定时,平流热阻占比取决于流体出口温度和 TTC 的温度。从热阻占比和热流密度拟合曲线的斜率可以看出,平流热阻的斜率比传导热阻和对流热阻的斜率低 1 个量级。而且当芯片热流密度从 200 W/cm<sup>2</sup> 增至 1 200 W/cm<sup>2</sup> 时,平流热阻占比仅从约 20%提高至约 23%。

### 3.2 水力性能

尽管提高流量能降低 TTC 温度,但会导致压降增大。芯片热流密度为 1 000 W/cm<sup>2</sup> 时,热点温度和系统压降随体积流量的变化情况如图 9 所示。

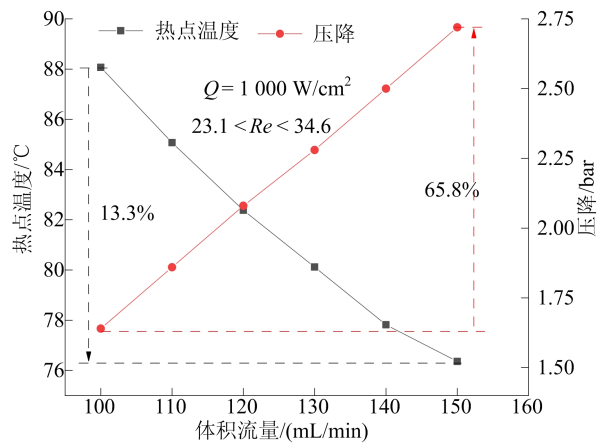


图 9 不同体积流量下热点温度和系统压降的变化

从图 9 可以看出,体积流量从 100 mL/min 增加至 150 mL/min ( $23.1 < Re < 34.6$ ),热点温度降低约 12 °C,而系统压降增加约 1.1 bar。

### 3.3 讨论

将本文歧管微通道换热器冷却模块性能与现有粘接式芯片冷却的研究结果从热流密度、最高温度、热阻及体积流量等方面进行对比,结果见表 3 所列。

由表 3 可知,本文六进六出歧管微通道换热器可将系统热阻降低至 0.052 cm<sup>2</sup> · K/W,同时实现 1 200 W/cm<sup>2</sup> 热流密度,显著优于现有文献数据。这得益于本研究采用了高深宽比微通道,极大地提升了换热器的换热性能。

表 3 本文冷却模块性能与其他研究结果的对比

研究方法	热源尺寸 (长×宽)	热源个数	热流密度/ (W/cm <sup>2</sup> )	最高温度/ °C	热阻/ (mm <sup>2</sup> ·K/W)	体积流量/ (mL/min)	压降/ kPa
本文	4.0×0.8	4	1 200	82.1	5.20	150.0	260.0
文献[20]	5×5	1	1 020	177.0	12.50	300.0	40.2
文献[25]	21×25	1	150	85.0	31.30	1 000.0	30.0
文献[18]	0.77×0.80	4	812	55.0*	6.70	9.4	19.2
文献[7]	25.68×25.68	1	190	92.9	27.10	1 000.0	18.3

注: \* 表示芯片温升而非最高温度;热源尺寸长、宽单位为 mm。

对比现有研究粘接式集成方式的相关文献,鲜有研究将散热热流密度提升至 1 000 W/cm<sup>2</sup> 以上。尽管文献[20]研究中的散热热流密度高达 1 020 W/cm<sup>2</sup>,但其体积流量比本文研究中的体积流量高约 150 mL/min,而且其芯片最高温度也同样高出约 80 °C。虽然文献[18]实现的指标与本文相接近,但其采用的是小尺寸模拟热源,相同情况下更易于实现低冷却剂流量下高密度热流的耗散。

本研究中的压降指标高于现有文献报道的结果,但在实际应用中,综合考虑粘接式给冷却模块集成带来的便利性以及最高的热流密度、较低的芯片最高温度等目标参数,260 kPa 的压降是可接受的,且很容易通过适当提升泵功率实现。

#### 4 结 论

本文开发了一种用于高热流密度电子芯片冷却的粘接式六进六出歧管微通道换热器,其冷却模块散热指标显著优于现有的粘接式芯片冷却模块。当冷却水体积流量为 150 mL/min 时,换热器能实现高达 1 200 W/cm<sup>2</sup> 的散热能力,此时芯片温度为 82.1 °C、总热阻为 0.052 cm<sup>2</sup>·K/W。

本研究为进一步提高粘接式微通道换热器冷却能力提供了很好的思路与借鉴。但仍存在一些局限性,如换热模块和 PCB、PMMA 底座采用的是一次性胶粘连接,无法实现模块的可替换性,从而会造成后期实验研究成本的增加;另外,考虑到粘接部位的密封承受力,本文未尝试更高的冷却剂流量。后续工作可重点研究换热模块的可重复密封装配以及粘接式歧管微通道结构的持续优化。

#### [参 考 文 献]

[1] WALDROP M M. The chips are down for Moore's law[J]. Nature News, 2016, 530(7589): 144.  
[2] FRANKLIN A D. Nanomaterials in transistors; from high-

performance to thin-film applications [J]. Science, 2015, 349(6249): aab2750.

- [3] ZHANG H, GUO Z. Near-junction microfluidic cooling for GaN HEMT with capped diamond heat spreader[J]. International Journal of Heat and Mass Transfer, 2022, 186: 122476.  
[4] JUNG K W, HAZRA S, KWON H, et al. Thermal and manufacturing design considerations for silicon-based embedded microchannel-three-dimensional manifold coolers; part 2 parametric study of EMMCs for high heat flux (similar to 1 kW/cm<sup>2</sup>) power electronics cooling[J]. Journal of Electronic Packaging, 2020, 142(3): 55.  
[5] JUNG K W, KHARANGATE C R, LEE H, et al. Embedded cooling with 3D manifold for vehicle power electronics application; single-phase thermal-fluid performance[J]. International Journal of Heat and Mass Transfer, 2019, 130: 1108-1119.  
[6] YANG M, LI M T, HUA Y C, et al. Experimental study on single-phase hybrid microchannel cooling using HFE-7100 for liquid-cooled chips[J]. International Journal of Heat and Mass Transfer, 2020, 160: 120230.  
[7] CHEN C, HOU F, MA R, et al. Design, integration and performance analysis of a lid-integral microchannel cooling module for high-power chip[J]. Applied Thermal Engineering, 2021, 198: 117457.  
[8] KERMANI E, DESSIATOUN S, SHOOSHTARI A, et al. Experimental investigation of heat transfer performance of a manifold microchannel heat sink for cooling of concentrated solar cells [C]//2009 59th Electronic Components and Technology Conference. [S. l.]: IEEE, 2009: 453-459.  
[9] BAE D G, MANDEL R K, DESSIATOUN S V, et al. Embedded two-phase cooling of high heat flux electronics on silicon carbide (SiC) using thin-film evaporation and an enhanced delivery system (FEEDS) manifold-microchannel cooler [C]//2017 16th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm). [S. l.]: IEEE, 2017: 466-472.  
[10] DRUMMOND K P, WEIBEL J A, GARIMELLA S V. Experimental study of flow boiling in a compact hierarchical manifold microchannel heat sink array [C]//2017 33rd Thermal Measurement, Modeling & Management Symposium (SEMI-THERM). [S. l.]: IEEE, 2017: 139-143.  
[11] SHARMA C S, ZIMMERMANN S, TIWARI M K, et al.

- Optimal thermal operation of liquid-cooled electronic chips [J]. *International Journal of Heat and Mass Transfer*, 2012, 55(7/8):1957-1969.
- [12] DOWLING K M, SURIA A J, WON Y, et al. Inductive coupled plasma etching of high aspect ratio silicon carbide microchannels for localized cooling [C]//*International Electronic Packaging Technical Conference and Exhibition*. [S. l.]: American Society of Mechanical Engineers, 2015, 56901:V003T07A006.
- [13] DRUMMOND K P, BACK D, SINANIS M D, et al. A hierarchical manifold microchannel heat sink array for high-heat-flux two-phase cooling of electronics [J]. *International Journal of Heat and Mass Transfer*, 2018, 117:319-330.
- [14] DRUMMOND K P, BACK D, SINANIS M D, et al. Characterization of hierarchical manifold microchannel heat sink arrays under simultaneous background and hotspot heating conditions [J]. *International Journal of Heat and Mass Transfer*, 2018, 126:1289-1301.
- [15] GAMBIN V, POUST B, FERIZOVIC D, et al. Impingement cooled embedded diamond multiphysics co-design [C]//2016 15th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm). [S. l.]: IEEE, 2016:1518-1529.
- [16] SONG Y, FU R, CHEN C, et al. Case-embedded cooling for high heat flux microwave multi-chip array [J]. *Applied Thermal Engineering*, 2022, 214:118852.
- [17] HAN Y, LAU B L, TANG G, et al. Thermal management of hotspots using diamond heat spreader on Si microcooler for GaN devices [J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2015, 5(12):1740-1746.
- [18] COLLIN L M, COLONNA J P, COUDRAIN P, et al. Add-on microchannels for hotspot thermal management of microelectronic chips in compact applications [J]. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2018, 9(3):434-445.
- [19] COLLIN L M, COLONNA J P, COUDRAIN P, et al. Hot spot aware microchannel cooling add-on for microelectronic chips in mobile devices [C]//2017 16th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm). [S. l.]: IEEE, 2017:460-464.
- [20] ZHOU F, JOSHI S N, LIU Y, et al. Near-junction cooling for next-generation power electronics [J]. *International Communications in Heat and Mass Transfer*, 2019, 108:104300.
- [21] YE Y, LIU R, DU X, et al. Investigation on multidimensional test vehicle for embedded microfluidic cooling performance evaluation [J]. *Applied Thermal Engineering*, 2021, 195:117149.
- [22] DITRI J, PEARSON R R, CADOTTE R, et al. GaN unleashed: the benefits of microfluidic cooling [J]. *IEEE Transactions on Semiconductor Manufacturing*, 2016, 29(4):376-383.
- [23] KANG T, YE Y, JIA Y, et al. Enhanced thermal management of gan power amplifier electronics with micro-pin fin heat sinks [J]. *Electronics*, 2020, 9(11):1778.
- [24] ZHANG N, JIAO B, YE Y, et al. Embedded cooling method with configurability and replaceability for multi-chip electronic devices [J]. *Energy Conversion and Management*, 2022, 253:115124.
- [25] SCHLOTTIG G, DE FAZIO M, ESCHER W, et al. Lid-integral cold-plate topology: integration, performance, and reliability [J]. *Journal of Electronic Packaging*, 2016, 138(1):010906.

(责任编辑 胡亚敏)

## (上接第 1320 页)

- [14] CHEN L C, ZHU Y K, PAPANDREOU G, et al. Encoder-decoder with atrous separable convolution for semantic image segmentation [M]//FERRARI V, HEBERT M, SMINCHISESCU C, et al. *Computer vision-ECCV 2018 lecture notes in computer science*. Cham: Springer, 2018:833-851.
- [15] SANDLER M, HOWARD A, ZHU M L, et al. MobileNetV2: inverted residuals and linear bottlenecks [C]//*Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition*. Salt Lake City: IEEE, 2018:4510-4520.
- [16] CHOLLET F. Xception: deep learning with depthwise separable convolutions [C]//*Proceedings of the 2017 IEEE Conference on Computer Vision and Pattern Recognition*. Washington, D. C.: IEEE Computer Society, 2017:1800-1807.
- [17] XIANG X Z, ZHANG Y Q, SADDIK A E. Pavement crack detection network based on pyramid structure and attention mechanism [J]. *IET Image Processing*, 2020, 14(8):1580-1586.
- [18] 刘颖, 刘红燕, 范九伦, 等. 基于深度学习的小目标检测研究与应用综述 [J]. *电子学报*, 2020, 48(3):590-601.
- [19] ZHAO H, SHI J, QI X, et al. Pyramid scene parsing network [C]//*IEEE Conference on Computer Vision and Pattern Recognition*. [S. l.]: IEEE, 2017:2881-2890.
- [20] SUN K, XIAO B, LIU D, et al. Deep high-resolution representation learning for human pose estimation [C]//2019 IEEE/CVF Conference on Computer Vision and Pattern Recognition. [S. l.]: IEEE, 2019:5686-5696.

(责任编辑 胡亚敏)