

DOI:10.3969/j.issn.1003-5060.2023.08.013

# 一种摆率可控的 PD 发射机模拟前端电路的设计

金克庆<sup>1</sup>, 刘兴辉<sup>1</sup>, 赵建中<sup>2</sup>, 李智<sup>2</sup>

(1. 辽宁大学 物理学院, 辽宁 沈阳 110036; 2. 中国科学院微电子研究所 感知中心, 北京 100029)

**摘要:**文章针对通用串行总线(universal serial bus, USB)电源传输协议(power delivery, PD)通信过程中的电磁干扰(electromagnetic interference, EMI)以及传统电路中电容不同带来的工艺偏差的影响,从电路层面对 PD 发射机模拟前端进行优化设计,提出一种摆率可控的 PD 发射机模拟前端电路。采用同一电流双路对称镜像进行单电容充放电结构,抑制了电容不同带来的工艺偏差的影响,并通过调节电流进行摆率控制,可有效抑制电磁干扰,输出级采用高增益两级运放组成的驱动器来提供强驱动能力。采用 HHGRACE 0.35  $\mu\text{m}$  BCD 工艺进行电路和版图设计,利用 Spectre 和 Hspice 软件进行仿真验证。仿真结果表明,设计指标满足 USB PD 协议标准的要求。

**关键词:**摆率;BCD 工艺;电源传输协议(PD);模拟前端

**中图分类号:**TN433 **文献标志码:**A **文章编号:**1003-5060(2023)08-1092-06

## A design of analog front end circuit for PD transmitter with controllable slew rate

JIN Keqing<sup>1</sup>, LIU Xinghui<sup>1</sup>, ZHAO Jianzhong<sup>2</sup>, LI Zhi<sup>2</sup>

(1. School of Physics, Liaoning University, Shenyang 110036, China; 2. Sensing Center, Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China)

**Abstract:** Aiming at electromagnetic interference (EMI) in universal serial bus power delivery (USB PD) communication and the influence of process deviation caused by different capacitors in traditional circuit, the analog front end circuit of PD transmitter is optimized at the circuit level, and a kind of analog front end circuit of PD transmitter with controllable slew rate is proposed. The circuit adopts a structure with the same current double symmetric mirror to charge or discharge a single capacitor, which can restrain the impact of process deviation caused by the different capacitors, and controls the slew rate by adjusting the current, which can suppress EMI effectively. In order to provide strong driving capacity, a driver which consists of two operational amplifiers with high gain is adopted for the output stage. HHGRACE 0.35  $\mu\text{m}$  BCD process is used for circuit and layout design, and Spectre and Hspice are used for simulation verification. The simulation results show that the design indicator meets the requirements of USB PD protocol standard.

**Key words:** slew rate; BCD process; power delivery (PD); analog front end

近年来,随着便携式电子设备(如手机、智能手表等)的普及和发展,受限于电池技术和电池容量、画质提升、尺寸缩小以及使用时长增加等因素

导致了快充技术飞速发展。市面上主流的快充技术方案有 OPPO 的 VOOC 闪充技术、高通的 QC 协议、MTK 的 Pump Express Plus 等<sup>[1-3]</sup>。这些

收稿日期:2021-10-17;修回日期:2021-12-30

基金项目:辽宁省自然科学基金资助项目(2021-MS-148);辽宁省教育厅科学研究资助项目(LJC201904)

作者简介:金克庆(1989—),男,辽宁营口人,辽宁大学硕士生;

刘兴辉(1972—),男,辽宁辽阳人,博士,辽宁大学教授,硕士生导师,通信作者,E-mail:liuxinghui@lnu.edu.cn.

厂商受高低压方案不同、硬件电路差别以及协议的私有性等限制难以成为行业标准。而通用串行总线 (universal serial bus, USB) 标准化组织 (USB-IF) 推出的 USB 电源传输协议 (power delivery, PD) 是一种开放的快充技术,兼容高、低压 2 种充电模式,充电功率最高可达 100 W,且可自由改变电力传输方向,具有广泛的应用前景<sup>[4]</sup>。USB PD 协议通过 Type-C 标准接口的 CC 线缆建立供电端与用电端之间的通信。在实际应用中,由于制造工艺的偏差、线缆长度不同、信号耦合等因素导致的电磁干扰 (electromagnetic interference, EMI) 问题易使数据发送错误而导致通信失败。因此,设计一种稳定可靠的用于信号发送的 PD 模拟前端发射机成为 PD 芯片的设计难点之一。

对于 PD 发射机的设计,文献<sup>[5]</sup>采用 2 个不同电容进行充放电的摆率控制方式,具有一定的抑制 EMI 的作用,但由于充放电回路采用不同电容,易受制造工艺偏差影响,很难保证 PD 信号稳定的边沿时间;文献<sup>[6]</sup>在文献<sup>[5]</sup>的基础上进行了改进,虽然通过迟滞结构与修调的方法提升了边沿精度,但仍然无法解决充放电电容不同带来的工艺偏差的影响;文献<sup>[7]</sup>采用由时钟控制的开关电容延迟电路的方案,虽然可以做到边沿时间精确控制,但采用修调电容的形式依然会存在工艺偏差的影响且输出波形抗干扰能力较差。基于此,本文采用同一电流双路对称镜像进行单电容充放电的设计并通过调节电流的形式进行精确的摆率控制,能有效抑制制造工艺偏差造成的影响和较高摆率产生的 EMI 问题;宽电源范围的设计,能有效对电源电压波动造成输出波形畸变的问题;输出级采用高增益两级放大器以保证驱动 CC 线缆的能力。

## 1 EMI 问题和电磁兼容性分析

USB PD 协议常与 Type-C 接口配合使用,典型的 24 引脚 Type-C 接口包含 CC1 和 CC2 共 2 个检测和通信引脚。除上述的 2 个引脚外,其还具有高速引脚<sup>[8]</sup>,特点是高速信号通信和电源通信均使用同一个连接器。

由信号与系统理论可知,任何信号都可分解成不同频率的正弦信号的组合。根据傅里叶分析,当一周期信号满足狄里赫利条件,即在一个周期内,周期信号必须绝对可积,存在有限个极值点,且存在有限个间断点<sup>[9]</sup>,则其可以展开成傅里

叶级数形式,即

$$x(t) = a_0 + \sum_{k=1}^{\infty} a_k \cos(k\omega_1 t + \varphi_k) \quad (1)$$

其中: $a_0$ 、 $a_k$  为系数; $\varphi_k$  为相位; $\omega_1 = 2\pi/T$ ,  $T$  为周期。因此周期性方波信号的傅里叶级数为:

$$x(t) = \frac{4V_{\text{top}}}{\pi} \left[ \sin(\omega_1 t) + \frac{1}{3} \sin(3\omega_1 t) + \dots \right] \quad (2)$$

其中, $V_{\text{top}}$  为信号幅值。

由式(2)可知,方波信号可由正弦信号的基波与其奇次谐波叠加产生,且谐波个数越多越接近理想方波,为 19 次谐波叠加而成的方波信号,如图 1 所示。

由吉布斯效应可知,在方波的转折处将出现一定的振铃现象,这不利于信号的传输<sup>[10]</sup>。因此,PD 通信中若 CC 接口上传输的信号摆率过高,产生的高次谐波的幅度也会越大,其可通过线缆耦合到 Type-C 接口的其他传输线中,会对其他高速数据信号产生 EMI 而出现电磁兼容性 (electromagnetic compatibility, EMC) 问题导致通信失败。于是适当缓的信号摆率可以减小高次谐波分量和幅度,有助于抑制 EMI 问题而保证信号完整性<sup>[11-12]</sup>。合理的摆率控制是 PD 正常通信的重要前提,USB PD 3.0 协议规范了其发射机信号的边沿时间和高低电平<sup>[13]</sup>。要求 CC 线缆上传输信号的高电平  $V_H$  为 1.050~1.200 V,低电平  $V_L$  为 -0.075~0.075 V,上升时间  $t_R$  和下降时间  $t_F$  皆大于 300 ns。

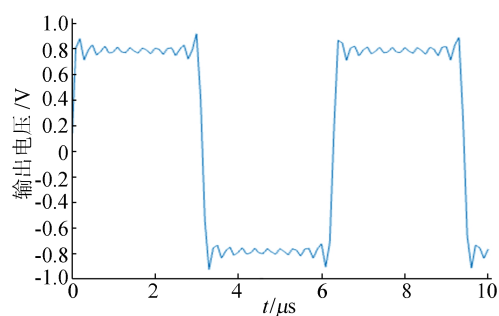


图 1 19 次谐波叠加而成的方波信号

## 2 PD 发射机模拟前端电路的设计

PD 发射机模拟前端整体电路框图如图 2 所示。主要由边沿产生和摆率调节电路、缓冲和电平转换电路、功率输出电路 3 个部分组成。基本工作原理为偏置电路分别给 PD 发射机模拟前端电路的 3 个子模块提供偏置电压和偏置电流,数据脉冲信号加到边沿产生电路来控制电容充电或

放电过程,其配合摆率调节电路输出稳定的、摆率可控的信号,经过缓冲和电平转换电路转换为峰值为 1.125 V 的信号,再经过功率输出电路输出稳定的、具有强驱动能力的 PD 通信信号。

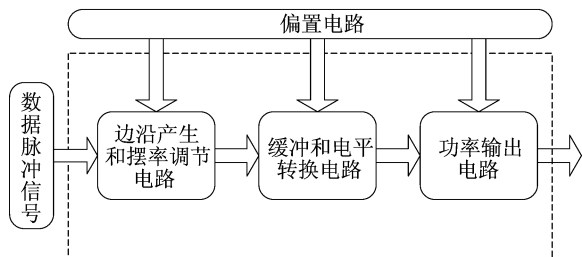


图 2 USB PD 发射机整体电路框图

### 2.1 边沿产生和摆率调节电路

边沿产生和摆率调节电路如图 3 所示。采用同一电流双路对称镜像的方式进行单电容充电或放电过程,充放电回路采用同一电容保证了信号上升和下降的摆率恒定,既可以有效抑制传统结构中不同电容由于制造工艺偏差导致边沿时间不对称的影响,也可以抑制信号摆率过高而产生 EMI 现象导致的 EMC 问题;同一电流镜像的设计可以防止脉冲数据信号直接施加到开关上出现充放电回路同时导通或同时关断的状态而引发信号瞬间上拉或下拉导致输出波形畸变的现象,保证了信号的稳定性。

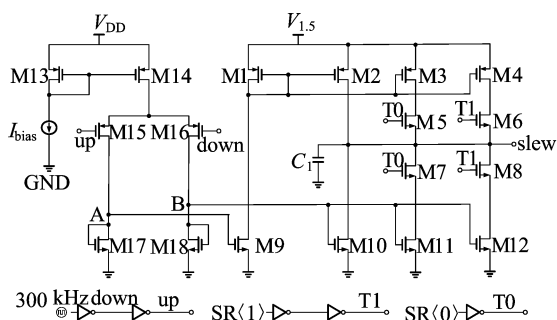


图 3 边沿产生和摆率调节电路

工作原理如下:  $V_{1.5}$  为线性稳压器提供的 1.5 V 偏置电压,基准电流  $I_{bias}$  为电路提供偏置电流。当数据脉冲信号低电平时, up 为低电平, down 为高电平, M15 导通, M16 断开, M17、M18 均为二极管连接, A 点电压升高, B 点仍为低电平, M9 导通, M10 断开, 基准电流  $I_{bias}$  通过 M13、M14 组成的电流镜结构为 M14 提供的电流经由 M15 后通过 M17、M9, M1、M2 组成的电流镜结

构镜像到 M2, 形成  $V_{1.5}$  到  $C_1$  的通路, 进行充电过程, 直至  $C_1$  两端电压充到 1.5 V 为止; 当数据脉冲信号高电平时, up 为高电平, down 为低电平, M15 断开, M16 导通, A 点为低电平, B 点电压升高, M10 导通, M9、M1、M2 均断开。  $I_{bias}$  通过 M13、M14 组成的电流镜结构为 M14 提供的电流经由 M16 后再通过 M18、M10 组成的电流镜镜像到 M10,  $C_1$  通过 M10 形成对地通路, 进行放电过程, 直至放电完成为止。电容电流计算公式为:

$$I = C \frac{\Delta u}{\Delta t} \quad (3)$$

由式(3)可得:

$$k_{slew\_rate} = \frac{\Delta u}{\Delta t} = \frac{I}{C} \quad (4)$$

其中:  $k_{slew\_rate}$  为充放电斜率, 即摆率;  $C$  为电容量;  $I$  为电流;  $\Delta u$  为电压的变化量;  $\Delta t$  为时间变化量。由于电容的容量不变;  $\Delta u$  的变化恒定, 选取 10%~90% 的振幅点为边沿时间, 因此, 可以通过改变充放电电流  $I$  调整边沿时间进行摆率调节。

摆率调节单元由 M3、M4、M5、M6、M7、M8、M11、M12 组成。通过 2 个修调信号 SR<1>、SR<0> 控制是否增加充放电通路来进行边沿时间调节, 以应对制造工艺的偏差, 达到稳定可靠的、可供 CC 线缆识别的 PD 信号的目的。

### 2.2 缓冲和电平转换电路

为适应工艺偏差的影响, 设计了由差分放大器和源极跟随器组成的缓冲和电平转换电路, 如图 4 所示。

图 4 中: 第 1 级由 M21、M22、M23、M24、M25、M26 组成双入单出差分放大器; 第 2 级由 M27、R1、R2 组成源极跟随器。

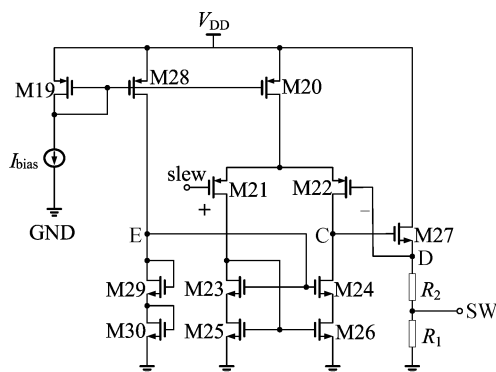


图 4 缓冲和电平转换电路

工作原理为: 偏置电流  $I_{bias}$  通过 M19 镜像到

M28、M20,为其支路提供电流; $V_E$  为 M23、M24 提供偏置电压。忽略衬底偏置效应、寄生等因素,由式(5)~(8)可以推出式(9),即

$$A_{v1} = g_{m22} [r_{o22} \parallel (g_{m24} r_{o24} r_{o26})] \quad (5)$$

$$A_{v2} = \frac{V_D}{V_C} = g_{m27} \left[ \frac{1}{g_{m27}} \parallel (R_1 + R_2) \right] \quad (6)$$

$$(V_{slew} - V_D) A_{v1} A_{v2} = V_D \quad (7)$$

$$V_D = \frac{A_{v1} A_{v2}}{A_{v1} A_{v2} + 1} V_{slew} \quad (8)$$

$$V_{sw} = \frac{R_1}{R_1 + R_2} V_D \approx V_{slew} \quad (9)$$

其中: $A_{v1}$ 为差分放大器的开环增益; $A_{v2}$ 为源极跟随器的开环增益。通过合理调节 MOS 管宽长比和电阻  $R_1$ 、 $R_2$  的比值可以实现输出峰值为 1.125 V 的 PD 信号,比例电阻的形式消除了工艺上电阻偏差的影响。

### 2.3 功率输出电路

为保证 PD 信号稳定工作,考虑到 CC 线缆的寄生等因素,功率输出电路采用全差分结构和电流镜作负载的差分转单级放大器组成高增益两级放大器,且接成单位增益缓冲器的形式。功率输出电路如图 5 所示,M44、M45 采用大宽长比的 MOS 管,保证了强驱动能力,高增益两级放大器保证了跟随电压的精度。

工作原理为:偏置电流  $I_{bias}$  通过 M31 镜像到 M32、M35,为其支路提供电流。两级放大器的第 1 级为由 M36、M37、M38、M39、M40、M41 组成的全差分结构,采用 2 个同样宽长比且工作在线性区的 M40、M41 组成串联电阻并接在输出端以读取输出电压,并将采样中间点接到 M38、M39 的栅极来组成共模反馈电路,解决了电流源作为负载的全差分结构输出共模电平无法确定的问题, $V_F$  为 M40、M41 的栅极提供偏置电压, M41 的等效阻抗计算公式为:

$$r_{o41} = \frac{1}{\mu_n C_{OX} \left( \frac{W}{L} \right)_{41} (V_{GS} - V_{TH})} \quad (10)$$

第 2 级由 M42、M43、M44、M45 组成双入单出差分放大器,设 M44 与 M42 的宽长比为  $M$ ,忽略寄生等因素,可得:

$$A_{v3} = g_{m37} (r_{o41} \parallel r_{o37} \parallel r_{o39}) \quad (11)$$

$$A_{v4} = \frac{1}{2} (r_{o44} \parallel r_{o45}) (g_{m43} M + g_{m45}) \quad (12)$$

$$V_{out} = \frac{A_{v3} A_{v4}}{A_{v3} A_{v4} + 1} V_{SW} \approx V_{SW} \quad (13)$$

其中: $A_{v3}$ 为全差分放大器的开环增益; $A_{v4}$ 为双入单出差分放大器的开环增益。

当 M45 工作在线性区时,式(12)中  $r_{o45}$  变为  $r_{on45}$ ,结果类似式(10)。

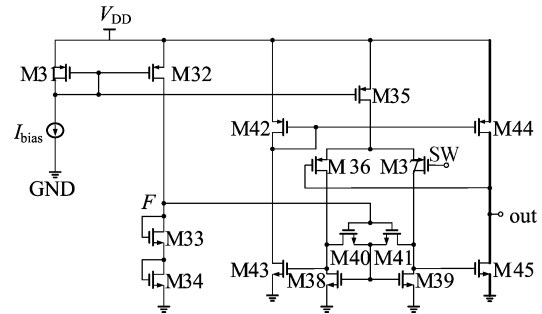


图 5 功率输出电路

### 3 电路仿真结果

本文采用 HHGRACE 0.35  $\mu\text{m}$  BCD 工艺设计,采用 Spectre 和 Hspice 进行仿真实验。输入频率为 300 kHz 的脉冲信号,输出负载为线缆电感为 640 nH、电容为 1 280 pF。

设计中通过调节 MOS 管的过驱动电压进行宽电源范围设计,以应对电源电压波动造成输出波形畸变的问题,具有良好的稳定性。电源电压以 0.5 V 为步长,从 3~6 V 进行瞬态仿真,仿真波形如图 6 所示。从仿真结果可以看出输出信号波形几乎无偏差,高电平均在 1.05~1.20 V 之间,低电平在 -0.075~0.075 V 之间,结果见表 1 所列。

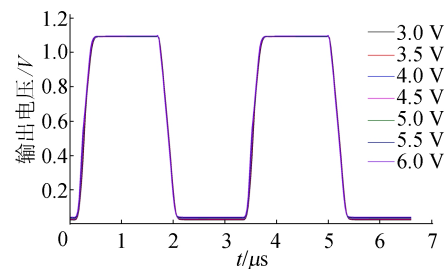


图 6 不同电源电压下的输出波形

表 1 不同电源电压下的高低电平 单位:V

电源电压	$V_H$	$V_L$
3.0	1.095	0.025
3.5	1.094	0.028
4.0	1.094	0.030
4.5	1.095	0.033
5.0	1.097	0.035
5.5	1.098	0.038
6.0	1.100	0.042

本文通过两位编码进行摆率修调(trim),摆率修调波形如图 8 所示,修调精度见表 2 所列。

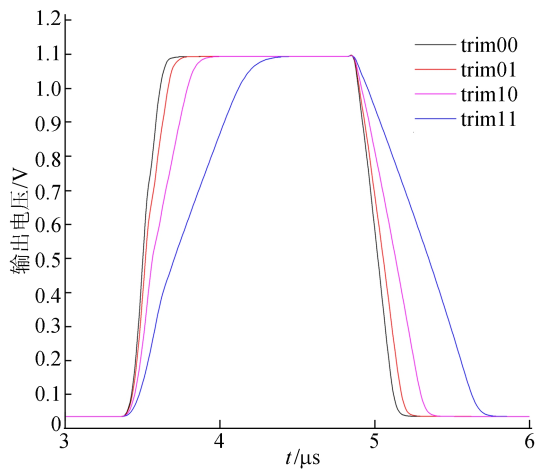


图 7 摆率修调波形

表 2 摆率修调(trim)精度 %

修调	$t_R$	$t_F$
00	-47	-42
01	-34	-28
10	0	0
11	+90	+78

电路版图布局如图 8 所示,数据脉冲输入信

号置于左上,方便接入;缓冲和电平转换电路置于左上;边沿产生和摆率调节置于左下,其中充放电电容置于版图中间以减小干扰;功率输出级置于右半部分,其中输出管尺寸较大,置于右下方便连接负载。通过以上设计,减小了芯片面积、走线长度、寄生电容和电阻等。

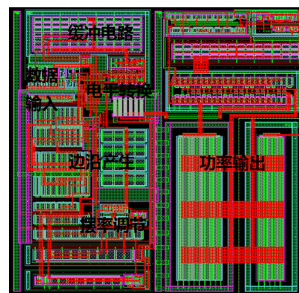


图 8 电路版图布局

在温度为-40、25、125 °C,电源电压为 3、5、6 V,工艺角为 tt、ss、ff、sf、fs 下,分别采用 Spectre 和 Hspice 进行前、后仿真,仿真结果统计如图 9 所示,前后仿真结果整体相差不大,只在 sf 工艺角下有一定偏差,整体边沿时间均在 300~700 ns 之间,满足 USB PD3.0 协议标准要求。

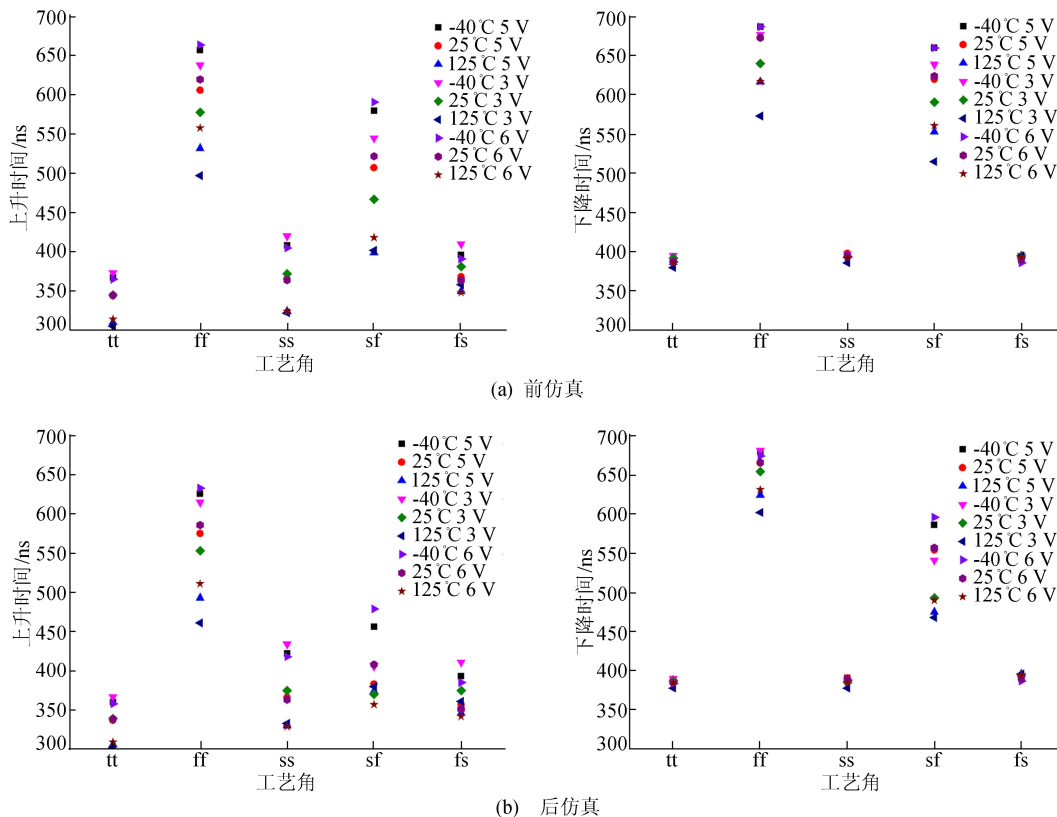


图 9 边沿时间前、后仿真统计结果

(下转第 1121 页)

- tigation of the impact of water mist on high-speed non-premixed horizontal methane jet fires[J]. Fire Safety Journal, 2020, 114: 180-194.
- [9] 田兵,陈明毅,刘家豪,等. 细水雾对油池火热释放速率影响规律的实验研究[J]. 火灾科学, 2015, 24(3): 136-141.
- [10] KIM S C, HONG S R. An experimental and numerical study on fire suppression using a water mist in an enclosure [J]. Building and Environment, 2003, 38 ( 11 ): 1309-1316.
- [11] JIA H, SHEN H, XIANG H, et al. Analysis of the fire-extinguishing effect and the weakening of flame intensification of nonionic liquid water mist[J]. Combustion Science & Technology, 2020, 192(5): 902-914.
- [12] SCHEFER R W, GROETHE M, HOUF W G, et al. Experimental evaluation of barrier walls for risk reduction of unintended hydrogen releases[J]. International Journal of Hydrogen Energy, 2009, 34(3): 1590-1606.

(责任编辑 张 镛)

## (上接第 1096 页)

本文从边沿范围、摆率控制等方面与已有方案进行了对比,结果见表 3 所列。通过对比可以看出,本文采用的单电容方案避免了电容不同的偏差,修调电流的方式具有精度高、且不易产生波形畸变,抗干扰性好的特点。

表 3 不同方案性能的对比

性能	文献[5]	文献[6]	文献[7]	本文结果
边沿范围/ $\mu\text{s}$	0.3~1.0	0.3~0.5	0.3~0.5	0.3~0.7
高电平/V	1.040	1.120	1.156	1.097
低电平/V	—	0.075	0.012	0.035
方案	双电容	双电容	—	单电容
摆率控制	电容	电流	电容	电流

## 4 结 论

本文设计了一种摆率可控的 PD 发射机模拟前端电路,满足 USB PD 3.0 协议标准。对于 PD 通信中的 EMI 问题有很好的抑制作用,单电容的设计规避了传统不同电容方案带来的稳定性问题的影响;同一电流双路对称镜像结构能有效抑制波形畸变问题,宽电源范围的设计能更好地适应电源电压波动;两级运放作为输出级能提供大的线缆驱动能力,具有非常好的适用性。

## [参 考 文 献]

- [1] 路秋生. 常用手机电池快速充电技术与特点[J]. 电源技术

应用, 2016(7): 41-47.

- [2] 王玲玉. USB PD 3.0 协议中发送端物理层的设计与实现[D]. 沈阳: 辽宁大学, 2018.
- [3] 汪鑫, 罗学娇, 沈琪. 快充双协议识别方案设计[J]. 电子设计工程, 2019, 27(12): 39-42.
- [4] 方侃飞. 基于 USB PD 协议快充控制系统设计与验证[D]. 合肥: 安徽大学, 2018.
- [5] 李弦. 一种用于 USB PD 控制器的梯形波产生电路: 106533398 A[P]. 2017-03-22.
- [6] 栢殷实, 常昌远, 陈远明. 一种迟滞结构的高精度 USB-PD 驱动芯片[J]. 微电子学, 2021, 51(4): 539-545.
- [7] SIAMAK D, ABHIJEET K, ZHANG X. A BMC analog and digital PHY for USB Type-C power delivery[J]. Canadian Journal of Electrical and Computer Engineering, 2020, 34(3/4): 195-202.
- [8] 阮志芳. USB Type-C 技术分析与应用[J]. 信息通信, 2020(11): 100-103.
- [9] 吴大正, 杨林耀, 张永瑞, 等. 信号与线性系统分析[M]. 4 版. 北京: 高等教育出版社, 2004: 119-133.
- [10] 邹传彬, 唐波, 杨美军, 等. 谐振振铃的原因和危害及解决办法[J]. 电子设计工程, 2018, 26(17): 126-130.
- [11] 刘正, 游铁雄, 王健, 等. CMOS 线驱动器输出信号压摆率控制的研究[J]. 微电子学报, 2003, 33(4): 276-279.
- [12] 陈昕宇, 陈红梅, 尹勇生. 一种用于 MIPI 低功耗发射器的压摆率调整电路[J]. 集成电路应用, 2020, 37(10): 14-17.
- [13] USB Implementers Forum. USB power delivery specification[M]. [S. l. : s. n. ], 2017: 76-93.

(责任编辑 张 镛)